

專利名稱：匯流排連接線	
應用領域：DNT - PCIe Gen 5	專利號：I876323
申請日期：2023-04-21	公告日：2025-03-11
申請地區：TW, CN, US	發明人：王文郁、鄭杰明

主要圖示

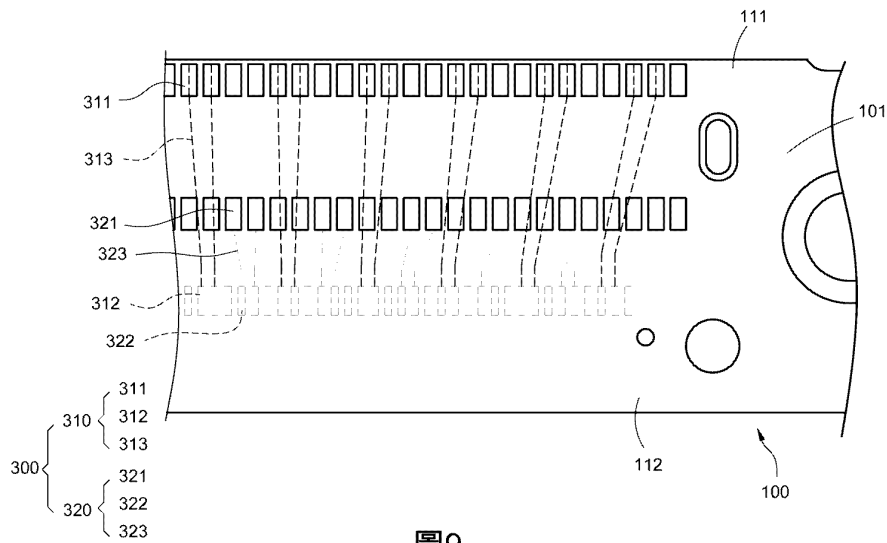


圖9

專利說明

第一底端 (312) 與第二底端 (322) 分散穿插排列，使得線路的延伸段 (313 、 323) 走線距離能縮短，且各延伸段之間的長度差異較小，得以解決殘端效應。此外，延伸段 (第一延伸段 313 和第二延伸段 323) 佈設在電路板的頂面與底面，能有效利用空間，並且避免第一延伸段與第二延伸段平行並排，進而降低串音干擾。